

В.К. Белик, В.П. Божун, А.И. Климовская, А.В. Палагин

Синтез сумматора нанокomпьютера на основе резонансных электромеханических элементов

Предложена оригинальная схема двоичного сумматора для нанокomпьютеров, в котором реализован нетрадиционный способ двоичного сложения. Рассмотрены вопросы синтеза двоичного сумматора, построенного на основе резонансных электромеханических элементов.

The original scheme of binary adder for nanocomputer, which is implemented with the unconventional way of the binary addition, is presented. The problems of synthesis of the binary adder, based on resonant electromechanical components, are considered.

Запропоновано оригінальну схему двійкового суматора для нанокomп'ютера, в якому реалізовано нетрадиційний спосіб двійкового додавання. Розглянуто питання синтезу двійкового суматора, побудованого на основі резонансних електромеханічних елементів.

Введение. Потребление и рассеивание энергии в интегральных схемах становится главной заботой полупроводниковой индустрии в настоящее время. Поэтому основные усилия специалистов направлены на поиск технических решений по снижению потребления энергии в интегральных схемах. Одним из вариантов решения данной проблемы будет использование нанозлектромеханических систем (структур) (НЭМС). В [1] показано, что элементы компьютеров, построенные на базе НЭМС, могут работать при напряжениях на порядок ниже, чем аналогичные, построенные на основе традиционных электронных структур, что позволяет не только снизить потребление компьютерами энергии, но и уменьшить их габариты, так как допустимо более тесное размещение их элементов в единице объема, обусловленное меньшим расходом энергии при нагревании и рассеивании.

В [2, 3] описан наномеханический компьютер, построенный из элементов, созданных на основе НЭМС. При этом применяется традиционно используемый способ построения стандартных логических элементов – управления проводимостью элемента, а именно: изменением

значения проводимости, теоретически – от нуля до бесконечности.

В [3] авторы называют, по крайней мере, три преимущества нанозлектромеханических элементов в сравнении с традиционными элементами для создания компьютеров: выше устойчивость к электромагнитным влияниям; на порядок меньше рассеиваемая энергия; на порядок выше рабочая температура.

В настоящей статье предложен альтернативный оригинальный способ синтеза двоичного сумматора нанокomпьютера, построенного на основе резонансных электромеханических элементов [4, 5]. При этом частично используются известные результаты [6, 7].

НЭМС и резонансные четырехполюсники

Рассмотрим некоторые разновидности НЭМС. На рис. 1,а приведена схема НЭМС с электромеханическим переносом электронов с помощью наностолбика 33 (вибратора), расположенного между двумя электродами: источником питания S и «землей» D [8]. При необходимости в устройство может быть добавлен электрод управления G (27). На рис. 1,б приведен НЭМС на основе нанотрубки с одним закрепленным концом (консоли) [9].

В общем случае колебательный элемент (вибратор) электромеханического устройства может быть выполнен по-разному: консоли, струны или мембраны, колебания которых могут

Ключевые слова: нанозлектромеханические структуры (системы) (НЭМС), нанокomпьютер, резонансные четырехполюсники, осциллятор, резонатор.

быть описаны одного типа дифференциальными уравнениями [10]. При этом уравнения могут описывать колебания в НЭМС с различной степенью точности, о чем свидетельствуют многочисленные литературные источники. Для данного случая синтеза двоичного сумматора предлагается лишь качественно выделить два варианта работы НЭМС: в линейном режиме, при малом диапазоне изменения входного сигнала (в *мягком режиме*) и в нелинейном (*жестком*) режиме.

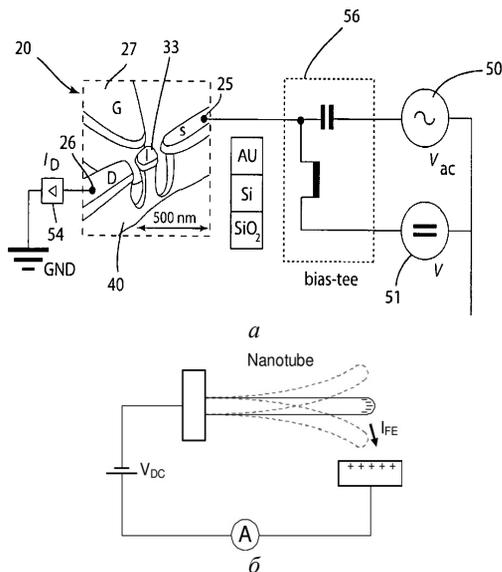


Рис. 1

Следует учесть, что колебания в НЭМС есть результат периодического перехода потенциальной энергии электрического поля в кинетическую энергию механического вибратора с зарядом (и с его моментом инерции и упругостью (эластичностью)), и наоборот. Поэтому можно представить электрическую модель НЭМС в первом (линейном) приближении схемой замещения четырехполюсника в виде трехлучевой звезды (*T*-схема) или эквивалентной ей схемой треугольника (*Π*-схема), например, как на рис. 2 [11], где слева приведены, по сути, схемы резонансного *LC* – контура, а справа – условное обозначение контура, которым будем пользоваться в дальнейшем для упрощения рисунков. Условимся обозначать пассивный четырехполюсник (резонатор, см. рис. 2) буквой *J*, а активный, т.е. с источником питания (осциллятор, см. рис. 1) – буквой \hat{J} .

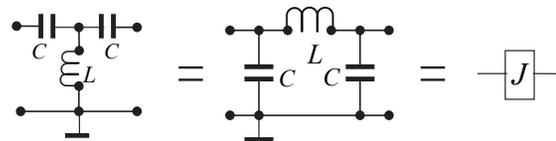


Рис. 2

В резонансном режиме, когда выполняется равенство $\omega L = 1/\omega C$, работа таких четырехполюсников описывается соответственно такими системами уравнений

$$\begin{bmatrix} \dot{V}_1 \\ \dot{I}_1 \end{bmatrix} = \begin{bmatrix} 0 & 1/j\omega C \\ 1/j\omega L & 0 \end{bmatrix} \cdot \begin{bmatrix} \dot{V}_2 \\ \dot{I}_2 \end{bmatrix}, \text{ и}$$

$$\begin{bmatrix} \dot{V}_1 \\ \dot{I}_1 \end{bmatrix} = \begin{bmatrix} 0 & j\omega L \\ j\omega C & 0 \end{bmatrix} \cdot \begin{bmatrix} \dot{V}_2 \\ \dot{I}_2 \end{bmatrix},$$

где \dot{V}_1, \dot{I}_1 – входные и \dot{V}_2, \dot{I}_2 – выходные комплексные значения напряжений и токов.

Известно, что в случае, например, нелинейности вольтамперной характеристики индуктивности, в таком четырехполюснике (здесь точнее – трехполюснике) проявляется триггерный эффект [11]. Последнее обстоятельство подтвердилось для НЭМС в исследованиях, проведенных в лаборатории Роберта Блика, в *жестком* режиме [1].

Такой режим достигается, например, путем изготовления одного электрода в форме спицы с заостренным концом (рис. 3, слева). Он возникает в результате совместного воздействия на наностолбик с зарядом двух сил: электростатического поля и механической силы упругости наностолбика (рис. 3, посередине). Справа на рис. 3 приведен результат работы экспериментального образца в *жестком* режиме.

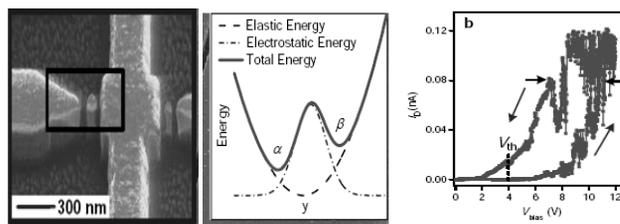


Рис. 3

Как видно из этого рисунка, гистерезис возникает при достижении значения напряжения

между электродами определенной величины (порога V_{th}).

Вернемся к анализу последовательно-параллельных соединений линейных резонансных четырехполюсников. Рассмотрим последовательное соединение двух четырехполюсников (рис. 4).

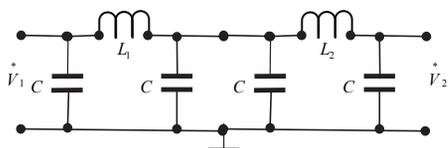


Рис. 4

Такому соединению соответствует математическое умножение матриц

$$\begin{bmatrix} \dot{V}_1 \\ \dot{I}_1 \end{bmatrix} = \begin{bmatrix} 0 & j\omega L \\ j\omega C & 0 \end{bmatrix} \cdot \begin{bmatrix} 0 & j\omega L \\ j\omega C & 0 \end{bmatrix} \cdot \begin{bmatrix} \dot{V}_2 \\ \dot{I}_2 \end{bmatrix} = \begin{bmatrix} -1 & 0 \\ 0 & -1 \end{bmatrix} \cdot \begin{bmatrix} \dot{V}_2 \\ \dot{I}_2 \end{bmatrix}$$

Таким образом, получаем инвертор входного сигнала: $\dot{V}_2 = -\dot{V}_1$. Если принять $\dot{V}_1 = 1$, то с помощью условных обозначений это может быть изображено, как на рис. 5,а, или записано так: $J \times J = -1$.

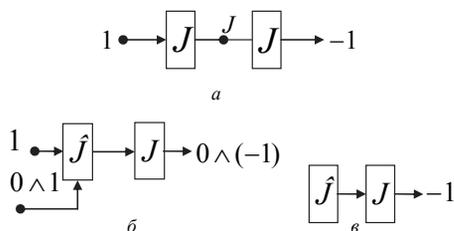


Рис. 5

Последовательному соединению четырехполюсников можно поставить в соответствие вращение вектора единичной длины на комплексной плоскости (рис. 6). При этом проекции этого вектора на действительную ось будут соответствовать системе чисел $\{1, 0, -1\}$.

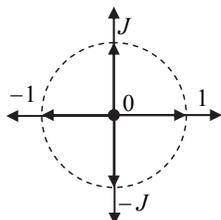


Рис. 6

Вариант применения электромеханического элемента с электродом управления (см. рис. 1,а) может быть изображен с помощью условных обозначений так, как показано на рис. 5,б. А на рис. 5,в изображен с помощью условного обозначения источник синусоидальных колебаний (генератор, осциллятор).

Далее рассмотрим параллельно-последовательное соединение резонансных четырехполюсников (рис. 7). Согласно первому закону Кирхгофа $\dot{V}_1/L_1 + \dot{V}_2/L_2 + \dot{V}_3/L_3 = 0$, и при условии, что $L_1 = L_2 = L_3$ для сигналов резонансной частоты (т.е. $\omega L = 1/\omega C$) получим $\dot{V}_3 = -(\dot{V}_1 + \dot{V}_2)$.

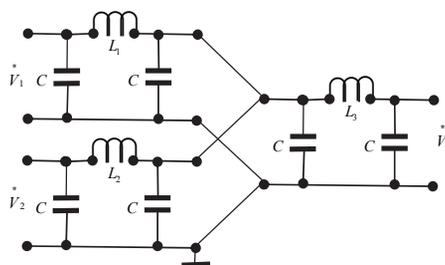


Рис. 7

Итак, получен сумматор амплитуд сигналов резонансной частоты с инверсией фазы. Если принять $\dot{V}_1 = \dot{V}_2 = 1$, то посредством условных обозначений это может быть изображено так, как показано на рис. 8,а. А используя обратимость рассматриваемых структур, получим схему масштабного блока с коэффициентом $k = -1/2$ (рис. 8,б).

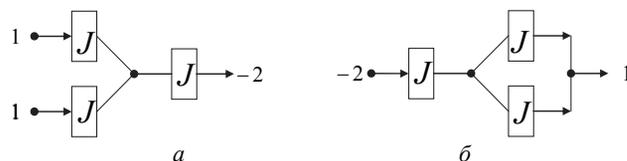


Рис. 8

Заметим, что на основе таких сумматоров в 60-е годы прошлого века была построена во Франции оригинальная аналоговая моделирующая установка ANALAC [7]. Кроме того, в Украине в то же время были предложены технические решения по синтезу на тех же принципах аналоговых устройств для моделирования

алгебраических уравнений [6, 12–14]. Но из-за габаритов элементов (индуктивностей) эти устройства не выдержали конкуренции с появившимися полупроводниковыми интегральными схемами. Теперь НЭМС возрождает интерес к резонансным элементам.

Из анализа изложенного можно установить, что рассмотренные схемы на основе резонансных четырехполюсников могут быть поставлены во взаимнооднозначное соответствие системе чисел $\{1, 0, -1\}$, образующих группу по сложению и полугруппу по умножению. При этом математической операции умножения соответствует физически последовательное соединение четырехполюсников, а операции сложения – параллельное их соединение. Это обстоятельство использовано авторами статьи для поиска возможностей построения дискретных вычислительных устройств на основе таких элементов. Окончательным фактором в пользу такого поиска оказалось обнаружение гистерезиса при работе электромеханических элементов в жестком режиме [1].

Способ сложения/вычитания двух двоичных кодов

Сегодня известен ряд способов реализации сложения двоичных кодов нетрадиционным способом – без использования известных логических элементов, реализующих булевы функции.

Давно используется способ двоичного сложения, основанный на законах Кирхгофа при аналоговом суммировании токов или напряжений в электрических цепях [15].

Известен также способ двоичного сложения, когда сигналы цифровых слагаемых параллельно суммируются по аналоговому принципу при помощи операционного усилителя для получения сигналов разрядов суммы и переноса. При этом осуществляется сравнение аналоговой суммы с порогом, равным основанию системы счисления (т.е. двум), и если происходит превышение порога, то появляется сигнал переноса и сразу же величина порога автоматически вычитается из аналоговой суммы для корректировки предварительно определенного значения сигнала

разряда суммы [16, 17]. В этом случае используется так называемый знаковый код с цифрами $\{1, 0, -1\}$, т.е. когда в дополнение к традиционным кодам *ноль* и *единица* добавляются еще код *минус единица*, так как в операционных усилителях естественно существуют сигналы двух полярностей: положительной и отрицательной [18].

В настоящей статье предложен альтернативный известным способ двоичного сложения кодов с использованием аналогового суммирования токов, когда осуществляется одновременно и параллельно алгебраическое суммирование и вычитание амплитуд входных сигналов. А затем также параллельно сравниваются абсолютные значения результатов суммирования и вычитания с уровнями напряжений, соответствующими кодам *единица* и *ноль* соответственно [4].

Способ основан на том, что в результате анализа таблицы истинности для логики работы полусумматора, авторами отмечено взаимоисключающее возникновение двух случаев для ненулевых значений входных кодов. В *первом* случае, когда алгебраическая сумма двух входных кодов больше основания системы счисления (т.е. двух) и их разность равна нулю, тогда перенос равен единице, а сумма равна нулю. Во *втором* случае, когда разность двух входов кодов не равна нулю и их сумма не больше двух, тогда сумма кодов равна единице, а перенос – нулю.

На рис. 9 изображена блок-схема параллельно-последовательного выполнения действий при реализации предложенного способа сложения/вычитания двух двоичных кодов. Здесь X и Y – значения амплитуд входных сигналов, соответствующих двоичным кодам разрядов двух слагаемых, а S и C – значения амплитуд выходных сигналов, соответствующих двоичным кодам суммы и переноса результата двоичного суммирования.

Результаты действий согласно предложенному способу двоичного сложения в кодах, представленных сигналами со значениями соответствующих амплитуд, сведено в табл. 1.

Таблица 1

Вариант	Код входного значения амплитуды сигнала		Результат сложения кодов амплитуд сигналов $X + Y = \Sigma 1$	Результат вычитания кодов амплитуд сигналов $X - Y = \Sigma 2$	Код результата сравнения амплитуд сигналов		Код выходного значения амплитуды сигнала	
	X	Y			$ \Sigma 1 > 1$	$ \Sigma 2 \neq 0$	S	C
1	0	0	0	0	0	0	0	0
2	1	0	1	1	0	1	1	0
3	0	1	1	-1	0	1	1	0
4	1	1	2	0	1	0	0	1
5	-1	0	-1	-1	0	1	-1	0
6	0	-1	-1	1	0	1	-1	0
7	1	-1	0	2	0	1	0	0
8	-1	1	0	-2	0	1	0	0
9	-1	-1	-2	0	1	0	0	-1

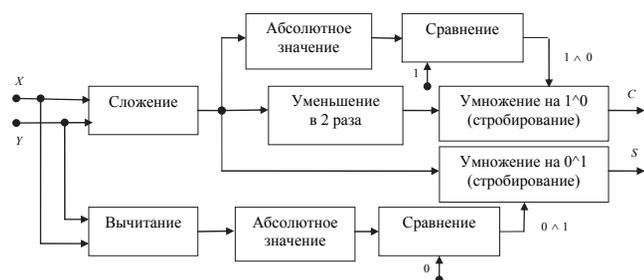


Рис. 9

Предлагаемый способ двоичного сложения/вычитания предполагает использование прежде всего двухполярных сигналов напряжения с амплитудой, условно принятой за единичную амплитуду положительной и отрицательной полярностей. При этом сигнал положительной полярности представляет код двоичного разряда «+1», а отрицательной – код «-1». А коду *ноль* соответствует сигнал с нулевой амплитудой, т.е. – отсутствие сигнала. Отметим, что частным случаем применения предложенного способа может быть его использование для традиционно используемых кодов *ноль* и *единица* (см. пп. 1–4 в табл. 1).

Этот способ предусматривает выполнение следующих действий. Сначала амплитуды X и Y напряжений сигналов разрядов двух слагаемых, соответствующие двоичным кодам разрядов двух слагаемых, параллельно складывают $\Sigma 1 = (X + Y)$ и вычитают $\Sigma 2 = (X - Y)$ (см. рис. 9).

Далее для определения значения разряда переноса C сравнивают абсолютную величину результата сложения двух амплитуд $|X + Y|$ со значением амплитуды напряжения, соответ-

ствующего уровню логической единицы. И только в случае $|X + Y| > 1$, когда абсолютное значение результата аналогового суммирования заметно превысит уровень напряжения, соответствующее значению логической единицы, значение результата сложения $\Sigma 1$ уменьшают вдвое (к единичному уровню). И это значение принимают за результат определения двоичного разряда переноса, в соответствии с полярностью сигнала результата сложения $C = +\frac{1}{2} \times (X + Y)$ для вар. 4 и $C = -\frac{1}{2} \times (X + Y)$ для вар. 9 в табл. 1. Заметим, что при этом разница $(X - Y) = 0$. Во всех остальных случаях значение разряда двоичного переноса C принимают равным значению уровня логического нуля.

Для определения значения разряда суммы S сравнивают абсолютную величину результата вычитания двух амплитуд $|X - Y|$ с уровнем амплитуды напряжения, соответствующего логическому нулю. И только при отрицательном результате сравнения для определения двоичного разряда суммы S двух слагаемых используют полученное единичное значение результата сложения $S = \Sigma 1 = +/- (X + Y)$ в соответствии с полярностью сигнала результата сложения (см. вар. 2, 3 и 5, 6 в табл. 1). Во всех остальных случаях принимают нулевое значение разряда двоичной суммы S , поскольку, в вар. 1, 4, 9 нулю равна сумма $\Sigma 2$, а в вар. 7, 8 – сумма $\Sigma 1$.

Для осуществления операции вычитания кодов необходимо значение разряда вычитаемого подавать в виде напряжения инверсной полярно-

сти (по отношению к тому, из которого вычитают) на один из входов X или Y соответственно.

Приведенная последовательность действий подтверждает корректность осуществления операции двоичного сложения/вычитания для всех вариантов комбинаций кодов двоичных слагаемых, соответствующих значениям амплитуд напряжения входных сигналов.

Двоичный полусумматор на основе резонансных электромеханических элементов

В соответствии с рассмотренным способом предлагается оригинальная схема комбинационного одноразрядного сумматора на два входа – полусумматора, блок-схема которого приведена на рис. 10 [5].

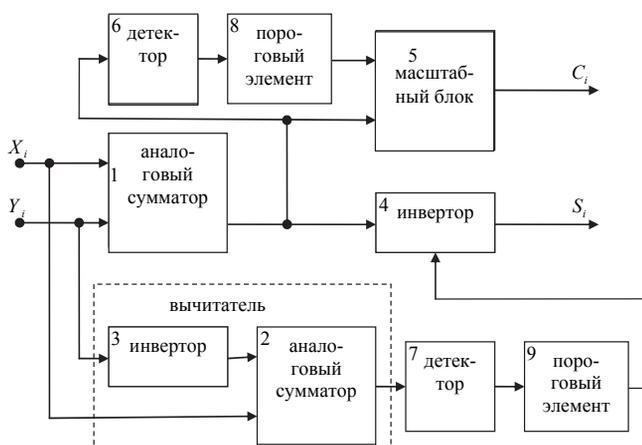


Рис. 10

X_i, Y_i, S_i, C_i – значения амплитуд, прежде всего, знакопеременных сигналов (например, импульсных, синусоидальных или сигналов постоянного тока), представляющих двоичные коды i -х разрядов двух входных слагаемых X_i и Y_i , а также коды суммы S_i и переноса C_i . Работа полусумматора соответствует табл. 1.

На рис. 11 приведена схема полусумматора с использованием условного обозначения, в частности, приведенного на рис. 2, где раскрыто содержание показанных на рис. 10 блоков для применения резонансных электромеханических элементов.

Здесь уже $\dot{X}_i, \dot{Y}_i, \dot{C}_i, \dot{S}_i$ – комплексные значения амплитуд напряжения переменного тока резонансной частоты, представляющих двоич-

ные коды i -х разрядов двух входных слагаемых \dot{X}_i и \dot{Y}_i , а также коды суммы \dot{S}_i и переноса \dot{C}_i .

Схема полусумматора состоит из линейных элементов: двух аналоговых сумматоров 1, 2, состоящих из трех резонаторов J каждый, двух инверторов 3, 4 синусоидальных сигналов, блока 5 умножения на постоянный коэффициент ($k = -1/2$) и четырех нелинейных элементов: двух детекторов 6, 7 и двух пороговых элементов 8, 9.

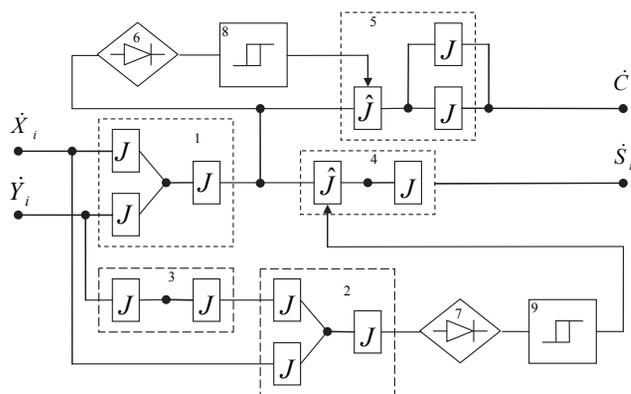


Рис. 11

Информация в полусумматоре представляется двоичным знаковым кодом (+1, 0, -1). Значение логической единицы «1» представляется синусоидальным напряжением резонансной частоты фиксированной амплитуды, причем значению +1 соответствует напряжение с начальной фазой ноль градусов, а значению -1 соответствует напряжение с начальной фазой 180°, т.е. инверсное. Значение логического нуля 0 представляется напряжением нулевой амплитуды, т.е. отсутствием напряжения. Знаком J обозначены резонаторы. Все блоки устройства, в том числе и нелинейные, могут быть реализованы на основе электромеханических элементов. Аналоговые сумматоры и масштабный блок инвертируют входные сигналы (см. рис. 7, 8). Сигналы на выходах блоков 4 и 5 появляются при поступлении разрешающих сигналов от блоков 9 и 8 соответственно.

Работа двоичного полусумматора осуществляется следующим образом. При синхронном поступлении на входы устройства двух сину-

соидальных сигналов с амплитудами напряжения \dot{X}_i и \dot{Y}_i , соответствующих значениям двух двоичных разрядов слагаемых, в аналоговом сумматоре 1 осуществляется аналоговое суммирование амплитуд напряжения этих сигналов, и сигнал результата суммирования поступает параллельно на входы трех элементов: инвертора синусоидальных сигналов 4, масштабного элемента 5 и детектора 6.

В случае $|\dot{X}_i + \dot{Y}_i| > 1$, т.е. когда абсолютное значение амплитуды сигнала результата аналогового суммирования на выходе аналогового сумматора 1 заметно превысит уровень значения напряжения, соответствующего значению логической единицы, срабатывает пороговый элемент 8. В результате высокий потенциал с выхода этого элемента разрешает прохождение синусоидального сигнала с выхода аналогового сумматора 1 на вход масштабного элемента 5. С выхода элемента 5 синусоидальный сигнал с амплитудой, уменьшенной вдвое вследствие умножения в блоке 5 на коэффициент $k = -1/2$, появится на выходе устройства в качестве единичного значения сигнала переноса \dot{C}_i полусумматора, соответствующего коду «1». При этом на выходе аналогового сумматора 2 отсутствует выходной сигнал, так $|\dot{X}_i - \dot{Y}_i| = 0$ и соответственно на выходе \dot{S}_i полусумматора отсутствует сигнал суммы \dot{S}_i .

Во всех остальных случаях, за исключением двух нулевых значений входных сигналов, синусоидальный сигнал с выхода второго аналогового сумматора 2 поступает на вход детектора 7, с выхода которого положительный сигнал поступает на вход порогового элемента 9, порог срабатывания которого больше, например только половины уровня напряжения, соответствующего значению логической единицы. При срабатывании порогового элемента 9, высокий потенциал разрешает прохождение синусоидального сигнала с выхода аналогового сумматора 1 через инвертор 4 на выход полусумматора

в качестве единичного значения результата суммы \dot{S}_i .

Для осуществления операции вычитания кодов необходимо значение разряда вычитаемого подавать в виде напряжения переменного тока инверсной фазы (по отношению к тому, из которого вычитают) на один из входов \dot{X}_i или \dot{Y}_i соответственно. Возможно, для этого придется дополнительно подсоединить к этому входу инвертор (на рис. 11 не показан).

Результаты работы полусумматора (см. рис. 11) для всех комбинаций кодов входных сигналов сведены в табл. 2.

Таблица 2

Варианты	Вход		Блок				Выход	
	X_i	Y_i	1 ($\Sigma 1$)	2 ($\Sigma 2$)	8	9	S_i	C_i
1	0	0	0	0	0	0	0	0
2	1	0	-1	-1	0	1	1	0
3	0	1	-1	1	0	1	1	0
4	1	1	-2	0	1	0	0	1
5	-1	0	1	1	0	1	-1	0
6	0	-1	1	-1	0	1	-1	0
7	1	-1	0	-2	0	1	0	0
8	-1	1	0	2	0	1	0	0
9	-1	-1	2	0	1	0	0	-1

Работа отдельных элементов, а именно, блоков 1–5 понятна из описания, а работа остальных блоков требует пояснений.

Отметим прежде, что, в зависимости от обстоятельств, управление в электромеханических элементах 4, 5 может осуществляться двояко – или путем подачи напряжения постоянного тока на один из двух входов элемента (см. V на рис. 1,а), при напряжении переменного тока на втором входе (см. V_{ac} на рис. 1,а). Или, как вариант, для управления может быть предусмотрен отдельный электрод управления G (27).

Работа детекторов 6 и 7 может осуществляться одним из двух известных способов. Например, способом однополупериодного детектирования при одновременной и синхронной подаче синусоидального сигнала сразу на оба входа: информационный и управления (см. рис. 1,а и 5,б) или можно использовать нелинейность вольтамперной характеристики электромеханического элемента и выбрать соот-

ветствующую рабочую точку на характеристике с помощью входа управления (см., например, п. 0054 описания патента [9]).

Работа пороговых элементов 8 и 9 также может осуществляться одним из двух известных способов. Например, используя геометрию электродов [1] или начальное смещение на характеристике путем подачи соответствующего значения напряжения постоянно-го тока и последующей подачи информационного сигнала [19].

Полный одноразрядный двоичный сумматор на основе резонансных электромеханических элементов

На рис. 12 показана предлагаемая функциональная схема полного сумматора на основе резонансных электромеханических элементов [5]. Она состоит из двух полусумматоров 10 и 11, схема которых приведена на рис. 11, двухвходового аналогового сумматора 12 переменного тока и двух инверторов 13 и 14 синусоидальных сигналов.

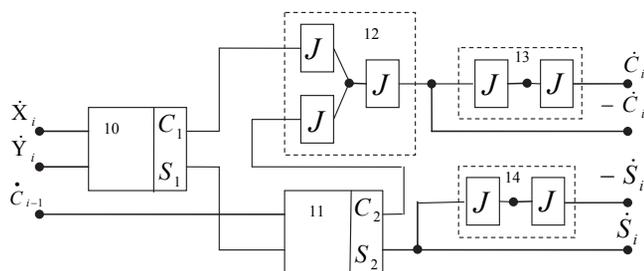


Рис. 12

Схема визуально отличается от известной схемы полного сумматора, построенного на основе двух полусумматоров, (например [20]) лишь тем, что, вместо логического элемента ИЛИ применен двухвходовый аналоговый сумматор 12 переменного тока, входы которого соединены соответственно с выходами разряда переноса первого 10 и второго 11 полусумматоров. Инверсное напряжение переменного тока, соответствующее результату суммирования в аналоговом сумматоре 12 переменного тока, с его выхода поступает на вход инвертора 13, с выхода которого напряжение \dot{C}_i переменного тока синфазно с входным напряжением поступает на выход \dot{C}_i разряда переноса полного сум-

матора. При этом с целью обеспечения возможности автоматического выполнения операции вычитания при каскадном соединении нескольких одноразрядных сумматоров дополнительно может быть выведено инверсное значение напряжения с выхода аналогового сумматора 13 на дополнительный выход $-\dot{C}_i$ инверсного значения разряда переноса полного сумматора. С той же целью введен инвертор 14, выход которого соединен с дополнительным выходом $-\dot{S}_i$ для инверсного значения $-\dot{S}_i$ разряда суммы полного сумматора.

С учетом изложенного, работа этой схемы полного сумматора не требует дальнейших пояснений, так как она визуально похожа на известную схему полного сумматора, построенного на основе двух полусумматоров, и может быть проверена в соответствии с известной таблицей истинности полного сумматора/вычитателя.

Для осуществления операции вычитания кодов необходимо значение разряда вычитаемого подавать в виде напряжения переменного тока инверсной фазы (по отношению к тому, из которого вычитают) на один из входов \dot{X}_i или \dot{Y}_i соответственно. Возможно, для этого придется дополнительно подсоединить к этому входу инвертор (на рис. 12 не показан).

Заключение. Результаты проведенных в мире исследований достаточны для изготовления и применения резонансных наноэлектромеханических структур в устройствах, встроенных в объекты живой и неживой природы [21]. Этому способствует ряд обстоятельств. В описании патента [9] приведены результаты расчета геометрических размеров электромеханических элементов, из чего следует, что устройства на основе таких элементов могут размещаться, например внутри кровеносных сосудов человека. К тому же, на основе наноэлектромеханических структур могут быть построены все три разновидности систем управления: датчики, устройства контроля и обработки, а также исполнительные устройства (например, использующих обратный пьезоэффект). С учетом ма-

лой энергии потребления и рассеивания нано-электромеханических структур можно вскоре ожидать создания встроенных в объекты интеллектуальных устройств с двигательными свойствами, построенных из однородных нано-электромеханических элементов. А это потенциально открывает широкое применение нано-электромеханических устройств, например в медицине. Надеемся, что изложенные в настоящей статье технические предложения будут полезны специалистам в области создания устройств на основе наноэлектромеханических структур.

1. *Heun S. Kim, Hua Qin, Robert H. Blick*. Self excitation of nano-mechanical pillar // *New J. Phys.* – 2010. – N 12. – 033008. – P. 1–11.
2. **Pat. US 2008/7,414,437B1**. Nanomechanical computer. / R. Blick, R. Marsland.
3. *A nanomechanical computer—exploring new avenues of computing* / Robert H. Blick, Hua Qin, Hyun-Seok Kim et al. // *New J. of Phys.* – 2007. – N 9, **241**. – P. 1–9.
4. **Pat. UA № 83133**. Спосіб двійкового додавання/віднімання / О.В. Палагін, В.П. Боюн, А.І. Клімовська та ін. – Бюл. № 16, 2013.
5. **Pat. UA № 83134**. Двійковий суматор / О.В. Палагін, В.П. Боюн, А.І. Клімовська та ін. – Бюл. № 16, 2013.
6. **А.С. СССР № 141646**. Матричная модель системы линейных алгебраических уравнений / Г.Е. Пухов, Б.А. Борковский. – Бюл. изобрет., 1961, № 19.
7. *Юффлер Г.Ж.* Новый тип универсальной вычислительной машины / Тр. ИФАК. Т. 3. – М.: Изд-во АН СССР, 1962.
8. **Pat. US 2005/6,946,693 B1**. Electromechanical electron transfer devices / V. Dominik Scheible, Robert H. Blick.
9. **Pat. US 2010/0271003 A1**. Nanotube resonator devices / Kenneth J. Jensen, Alexander K. Zettl, Jeffrey A. Weldon.
10. *Nonlinear Limits for Single-Crystal Silicon Microresonators* / Ville Kaajakari, Tomi Mattila, Aarne Oja et al. – *J. of microelectromechanical systems.* – Oct. 2004. – **13**, N 5. – P. 715–723.
11. *Бессонов Л.А.* Теоретические основы электротехники. – М.: Высш. шк., 1964. – 750 с.
12. **А.С. СССР № 344772**. Интегро-дифференциатор решетчатых функций / Г.Е. Пухов, Б.А. Борковский, В.К. Белик и др. – 1972.
13. **Pat. США № 3786241**. Устройство для интегрирования и дифференцирования дискретных функций / Г.Е. Пухов, Б.А. Борковский, В.К. Белик и др. – Изобрет. за рубежом. – 1974. – **28**, № 2.
14. **Pat. Франции № 2186152**. Устройство для интегрирования и дифференцирования дискретных функций / Г.Е. Пухов, Б.А. Борковский, В.К. Белик и др. – Там же. – 1974. – № 3.
15. *Ричардс Р.К.* Арифметические операции на ЦВМ. – М.: ИЛ, 1957. – 424 с.
16. **Pat. US 1971/3 586 845**. Binary full adder utilizing operational amplifiers / Yasuo Komamiya Yokohama et al.
17. **А.С. СССР № 423132**. Устройство для суммирования и вычитания / Г.Е. Пухов, В.Ф. Евдокимов, Л.А. Казакевичи др. – Бюл. № 13, 1974.
18. *Пухов Г.Е., Евдокимов В.Ф.* Знаковый код и особенности его применения в разрядных неалгоритмических машинах / Математическое моделирование и теория электрических цепей: Сб. тр. сем. / Под ред. Г.Е. Пухова. Вып. 11. – Киев: Наук. думка, 1973. – С. 18–20.
19. *Sustained Mechanical Self-Oscillations in Carbon Nanotubes* / Jeffrey A. Weldon, Benjamin Alema'n, Allen Sussman et al. // *Nano Lett.* – 2010. – N 10. – P. 1728–1733.
20. **Pat. US 1969/3427445**. Full adder using field effect transistor of the insulated gate type / Jack R. Dailey.
21. *Белик В.К., Климовская А.И., Журавская И.О.* Нанокomпьютер: перспективы создания (обзор НЭМС для нанокomпьютера): Тез. докл. // Міжнар. наук. конф. «Сучасна інформатика: проблеми, досягнення та перспективи розвитку», Київ, 12–13 вер. 2013. – 234 с.

Поступила 10.11.2013

Тел. для справок: +38 044 526-2131, 526-2149, 526-6917, 526-3348 (Киев)

E-mail: bilykvk@gmail.com, vboyun@gmail.com,
kaignn@rambler.ru, palagin@gmail.com,
palagin@gmail.com

© В.К. Белик, В.П. Боюн, А.И. Климовская, А.В. Палагин, 2014